

КОНТРОЛЬНАЯ РАБОТА
ПО ДИСЦИПЛИНЕ «Электротехника, электроника и схемотехника»
для специальности *230100.62 Информатика и вычислительная техника*

Контрольная работа выполняется по трем разделам «Электротехника», «Электроника», «Схемотехника» и сдается **одним** документом в **печатном** виде.

ЧАСТЬ 1.

ОБЩИЕ РЕКОМЕНДАЦИИ ПО ВЫПОЛНЕНИЮ

Индивидуальное задание составлено для 100 вариантов. Вариант задания определяется двумя последними цифрами номера студенческого билета:

m – предпоследняя, **n** – последняя.

Перед выполнением студенту рекомендуется проработать перечень теоретических вопросов, приведенных для каждого задания.

В процессе выполнения может пользоваться не только рекомендованной, но и любой другой доступной ему учебной и технической литературой.

При выполнении контрольного задания необходимо придерживаться следующих правил:

1. Решение любой задачи начинается с поясняющего чертежа.
2. Все вновь вводимые значения должны поясняться.
3. При расчетах сначала выводится общая формула, затем подставляются числовые значения известных величин, приводятся результаты промежуточных вычислений и конечный результат, в промежуточных вычислениях размерности величин не указываются, а в конечном результате приведение размерности обязательно.
4. Все величины должны выражаться в стандартных единицах международной системы единиц СИ.
5. Все расчеты должны выполняться с точностью до второй значащей цифры после запятой.

ЭЛЕКТРИЧЕСКИЕ ЦЕПИ ПОСТОЯННОГО ТОКА

Задание 1.

Рассчитать эквивалентное сопротивление цепи. Схему цепи и сопротивления резисторов выбрать в соответствии с вариантом.

Таблица 1.1

n=0,5	
n=1,6	
n=2,7	
n=3,8	
n=4,9	

Таблица 1.2

m	1	2	3	4	5	6	7	8	9	0
R₁, Ом	5	5	5	10	15	10	5	10	20	5
R₂, Ом	10	15	10	20	5	10	15	15	5	10
R₃, Ом	15	5	5	25	10	5	10	10	15	20
R₄, Ом	5	20	10	15	5	10	20	20	10	15
R₅, Ом	5	5	5	10	15	10	5	10	20	5
R₆, Ом	10	5	10	5	10	20	20	5	10	15

Задание 2

Рассчитайте токи во всех ветвях цепи по методу контурных токов (МКТ) или методу узловых напряжений (МУН), метод выбирается на усмотрение студента. Произведите проверку баланса мощностей. Схему цепи и сопротивления резисторов выбрать в соответствии с вариантом.

Таблица 2.1

$n=0,4,8$	
	<p> $E_1 = 25 \text{ В}$ $E_2 = 10 \text{ В}$ $E_3 = 20 \text{ В}$ $J_1 = 1 \text{ А}$ $J_2 = 2 \text{ А}$ </p>
$n=2,6$	
	<p> $E_1 = 50 \text{ В}$ $E_2 = 10 \text{ В}$ $E_3 = 20 \text{ В}$ $J_1 = 2 \text{ А}$ $J_2 = 1 \text{ А}$ </p>

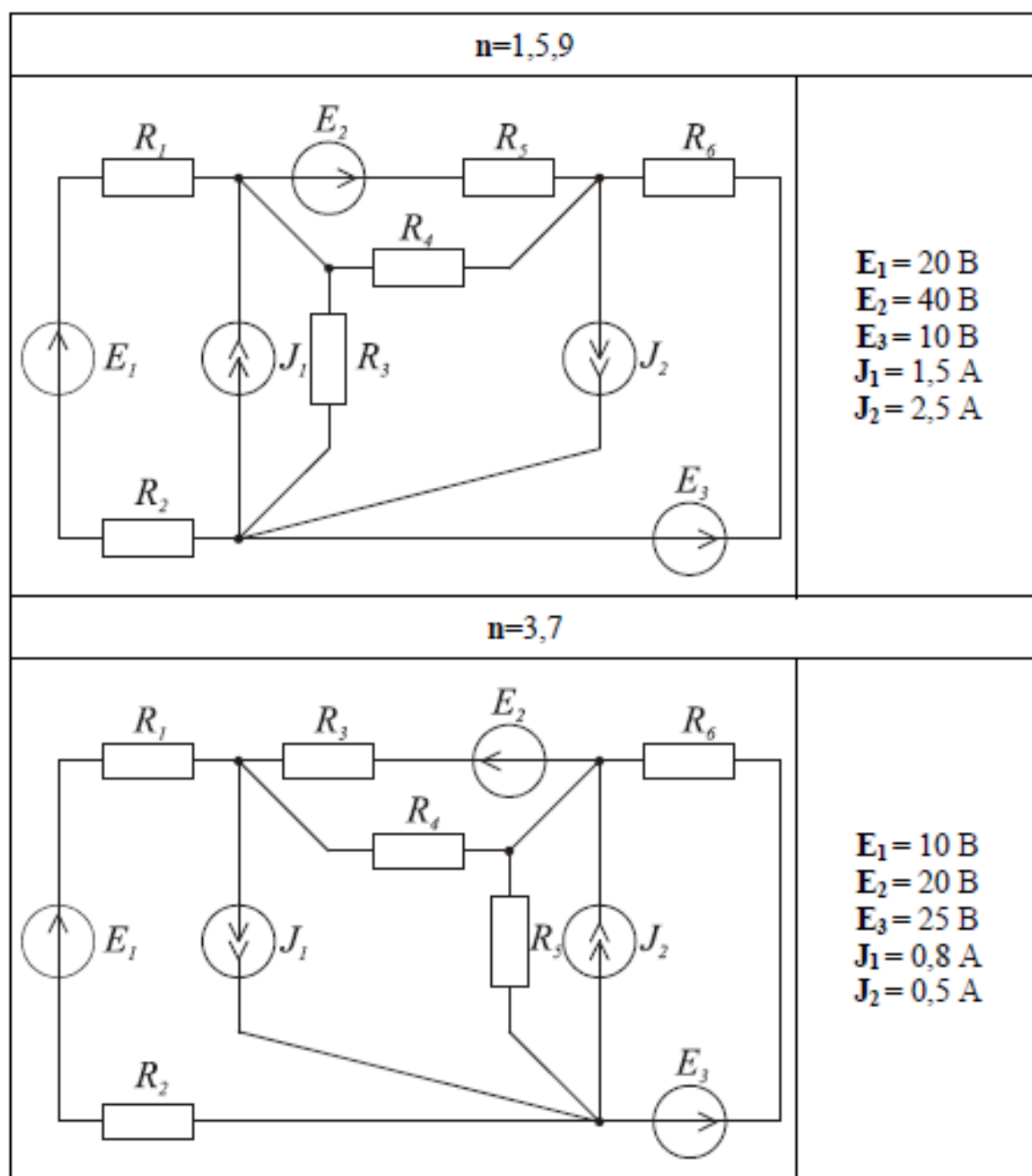


Таблица 2.2

m	1	2	3	4	5	6	7	8	9	0
R₁, Ом	5	5	5	10	15	10	5	10	20	5
R₂, Ом	10	15	10	20	5	10	15	15	5	10
R₃, Ом	15	5	5	25	10	5	10	10	15	20
R₄, Ом	5	20	10	15	5	10	20	20	10	15
R₅, Ом	5	5	5	10	15	10	5	10	20	5
R₆, Ом	10	5	10	5	10	20	20	5	10	15

МЕТОДИЧЕСКИЕ УКАЗАНИЯ К ВЫПОЛНЕНИЮ ЗАДАНИЙ 1 И 2

Основные топологические понятия:

- ветвь электрической цепи – любой неразветвленный участок цепи, содержащий не менее одного элемента и характеризующийся общим значением тока, для всех элементов;

- узел электрической цепи – точка соединения трех и более ветвей, также следует отметить, что две и более точек, соединенных между собой, имеют общий потенциал и считаются одним узлом;

- контур электрической цепи – любой замкнутый участок цепи.

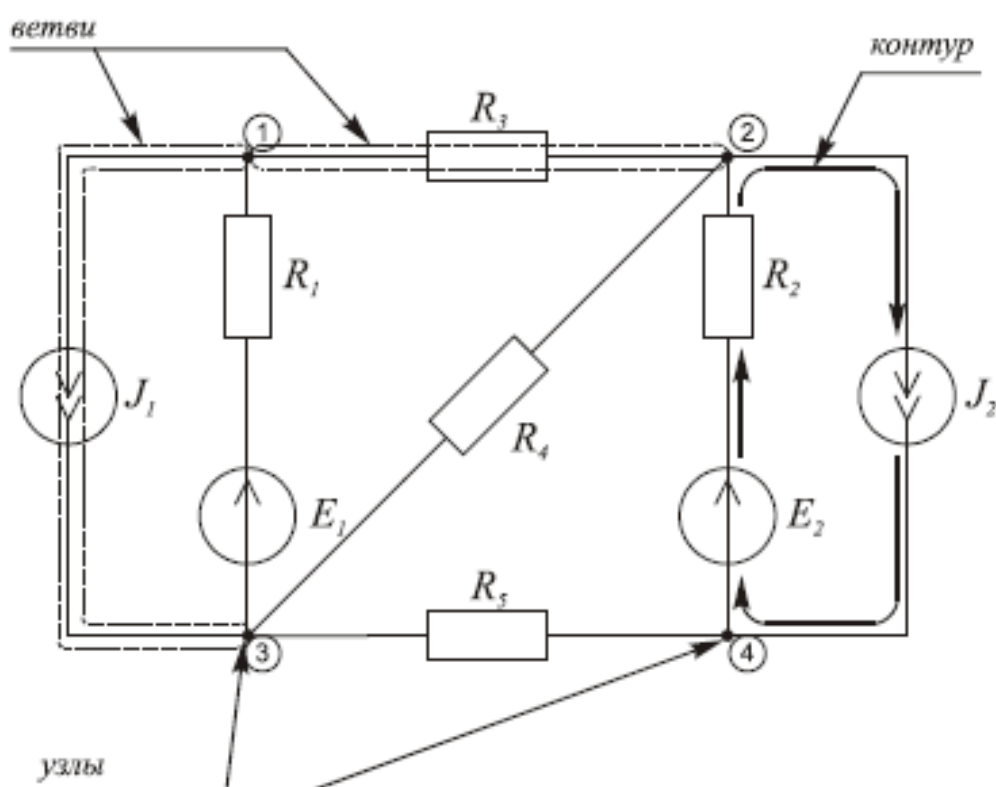


Рис. 1. Схема электрической цепи с основными топологическими единицами.

Первый закон Кирхгофа:

Алгебраическая сумма токов в любом узле любой цепи равна нулю (значения вытекающих токов берутся с обратным знаком):

$$\sum_{k=1}^n I_k = 0 \quad (1)$$

Иными словами, сколько тока втекает в узел, столько из него и вытекает. Данный закон следует из закона сохранения заряда.

Второй закон Кирхгофа:

Алгебраическая сумма падений напряжений по любому замкнутому контуру цепи равна алгебраической сумме ЭДС, действующих вдоль этого же контура. Если в контуре нет ЭДС, то суммарное падение напряжений равно нулю:

$$\sum_{k=1}^n E_k = \sum_{k=1}^m I_k R_k \quad (2)$$

Иными словами, при обходе цепи по контуру, потенциал, изменяясь, возвращается к исходному значению.

Метод контурных токов (МКТ):

Для построения системы уравнений необходимо выделить в цепи $N = N_b - N_u + 1$ независимых контуров. По каждому из этих контуров будет составлено одно уравнение по 2-му закону Кирхгофа. В каждом контуре необходимо выбрать направление обхода (например, по часовой стрелке). Токи во всех ветвях схемы необходимо представить как сумму (с учётом знаков) контурных токов, которые протекают по этим ветвям.

При наличии в цепи источников тока, необходимо выбирать контура так, чтобы каждый контур содержал не более одного источника тока, а через каждый источник тока проходил только один контур. Контурный ток через ветвь, содержащую источник тока считается известным и равным номиналу источника тока, тогда контурное уравнение для этого контура принимает вид:

$$I_{kk} = J_k; \quad (3)$$

Составив уравнения для всех независимых контуров, получаем совместную систему уравнений, решив которую, получим значения контурных токов:

$$\begin{cases} R_{11}I_{11} + R_{12}I_{22} + \dots + R_{1k}I_{kk} + \dots + \sum_1 J_n R_n = E_{11} \\ \dots \\ R_{k1}I_{11} + R_{k2}I_{22} + \dots + R_{kk}I_{kk} + \dots + \sum_n J_n R_n = E_{kk} \end{cases} \quad (4)$$

Зная значения контурных токов, протекающих в цепи, токи в ветвях можно найти как сумму (с учётом знаков) контурных токов, которые протекают по этой ветви.

Правило построения уравнения: обходя контур в соответствии с выбранным направлением, записываем в левую часть уравнений сумму (с учётом знаков) токов в ветвях, умноженных на сопротивление ветвей. В правой части уравнения записываем все источники ЭДС, имеющиеся в контуре (со знаком «плюс», если направление обхода контура совпадает с направлением ЭДС, и наоборот).

Пример расчета цепи по МКТ:

Рассчитаем схему, представленную на рисунке 2 по методу контурных токов. Проанализировав данную цепь, можно сказать, что она содержит 7 ветвей и 4 узла, также в цепи присутствует два источника тока.

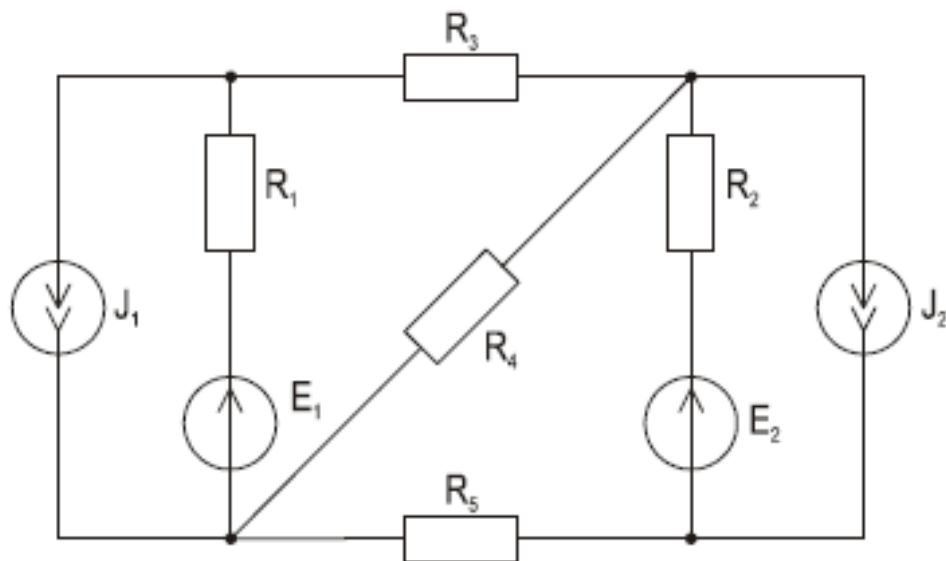


Рис. 2. Схема электрической цепи.

Рассчитаем количество независимых контуров: $N = 7 - 4 + 1 = 4$. Учитывая наличие двух источников тока (J_1 и J_2), количество уравнений, которые потребуется решить, сокращается на два.

Обозначим на схеме независимые контура (пунктирная линия) таким образом, чтобы два из них содержали источники тока, а два не содержали. Также обозначим ток, протекающий через каждую ветвь (сплошная линия). Направления токов выбираются произвольно.

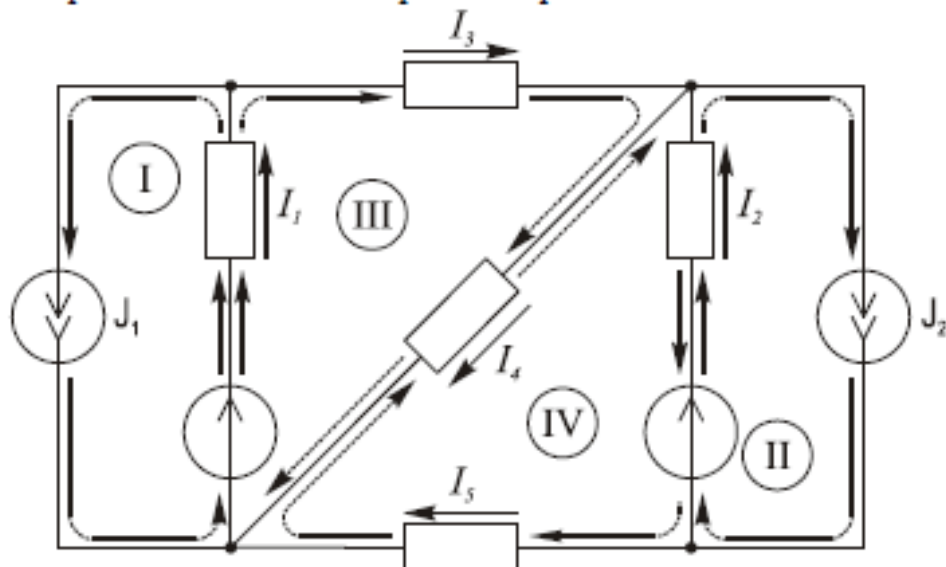


Рис. 3. Схема электрической цепи с обозначением независимых контуров.

Представим ток в каждой ветви, как алгебраическую сумму контурных токов, протекающих через эту ветвь:

$$I_1 = I_I + I_{III};$$

$$I_2 = I_{II} - I_{IV};$$

$$I_3 = I_{III};$$

$$I_4 = I_{III} - I_{IV};$$

$$I_5 = I_{IV};$$

Составим контурные уравнения для независимых контуров по второму закону Кирхгофа. Обратим внимание, что контура I и II содержат источники тока, поэтому контурные токи в них можно считать известными и равными номиналам источников тока.

$$\begin{cases} I_I = J_1; \\ I_{II} = J_2; \\ R_1 I_1 + R_3 I_3 + R_4 I_4 = E_1 \\ -R_2 I_2 + R_5 I_5 - R_4 I_4 = -E_2 \end{cases}$$

Подставим в уравнения для III и IV контуров выражения для токов ветвей, выраженных через контурные токи:

$$\begin{cases} I_I = J_1; \\ I_{II} = J_2; \\ R_1(I_I + I_{III}) + R_3 I_{III} + R_4(I_{III} - I_{IV}) = E_1 \\ -R_2(I_{II} - I_{IV}) + R_5 I_{IV} - R_4(I_{III} - I_{IV}) = -E_2 \end{cases}$$

$$\begin{cases} I_I = J_1; \\ I_{II} = J_2; \\ R_1 I_I + R_1 I_{III} + R_3 I_{III} + R_4 I_{III} - R_4 I_{IV} = E_1 \\ -R_2 I_{II} + R_2 I_{IV} + R_5 I_{IV} - R_4 I_{III} + R_4 I_{IV} = -E_2 \end{cases}$$

$$\begin{cases} I_I = J_1; \\ I_{II} = J_2; \\ I_{III}(R_1 + R_3 + R_4) - I_{IV} R_4 = E_1 - R_1 J_1 \\ I_{IV}(R_2 + R_4 + R_5) - I_{III} R_4 = -E_2 + R_2 J_2 \end{cases}$$

Подставив значения элементов в конечные уравнения, получим систему из двух уравнений относительно неизвестных I_{III} и I_{IV} , решив которую мы найдем неизвестные контурные токи.

Токи ветвей были выражены ними через контурные токи ранее, теперь получив значения контурных токов, мы можем найти токи во всех ветвях.

Метод узловых напряжений (МУН):

Перед началом расчёта выбирается один из узлов, потенциал которого считается равным нулю. Таким образом количество узлов, потенциалы которых остаются неизвестными $N = N_y - 1$. Эти узлы нумеруются, после чего для каждого узла составляется уравнение по 1-му закону Кирхгофа.

$$\begin{cases} \varphi_1 G_{11} - \varphi_2 G_{12} - \dots - \varphi_k G_{1k} = \sum_1 EG + \sum_1 J \\ \dots \\ -\varphi_1 G_{k1} - \varphi_2 G_{k2} - \dots + \varphi_k G_{kk} = \sum_k EG + \sum_k J \end{cases} \quad (5)$$

Правило построения уравнения таково. Слева от знака равенства записывается потенциал заданного узла, умноженный на сумму проводимостей ветвей, примыкающих к нему, минус потенциалы узлов, примыкающих к данному, умноженные на проводимости ветвей, соединяющих их с данным узлом. Справа от знака равенства записывается сумма всех источников токов, примыкающих к данному узлу, если источник направлен в сторону рассматриваемого узла, то он записывается со знаком "+", если же он направлен от узла, то "-". Если это источник ЭДС, то он записывается как ЭДС, умноженное на проводимость ветви, соединяющей его с данным узлом.

Пример расчета цепи по МУН:

Рассчитаем схему, представленную на рисунке 4 по методу контурных токов. Проанализировав данную цепь, можно сказать, что она содержит 6 ветвей и 3 узла, также в цепи присутствует один источник тока.

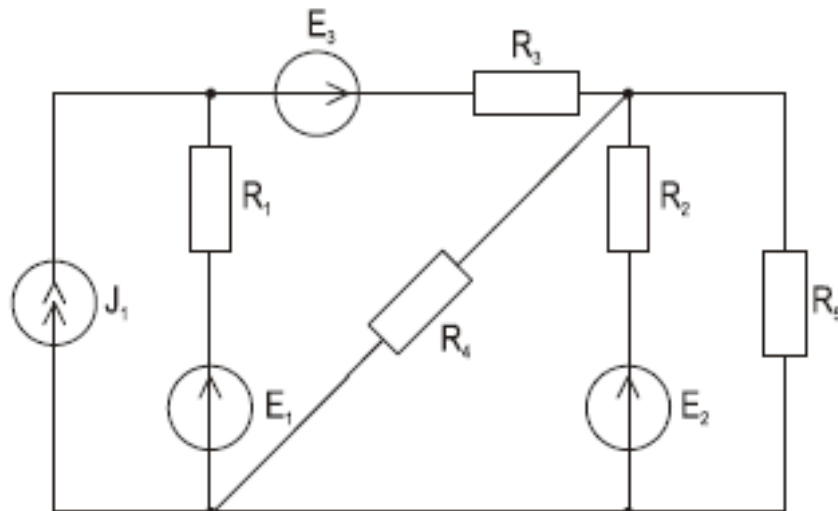


Рис. 4. Схема электрической цепи.

Рассчитаем количество уравнений, которые следует составить и решить по методу узловых напряжений: $N = 3 - 1 = 2$.

Обозначим на схеме узлы, пронумеровав их, и заземлим один из узлов, а также обозначим токи, текущие в ветвях (направление токов выбирается произвольно). Обратите внимание, что узел №3 включает в себя две точки, соединенные между собой участком цепи, не содержащим каких-либо элементов. Удобнее всего заземлять узел, с которым соединено наибольшее количество ветвей, в нашем случае это узел №3.

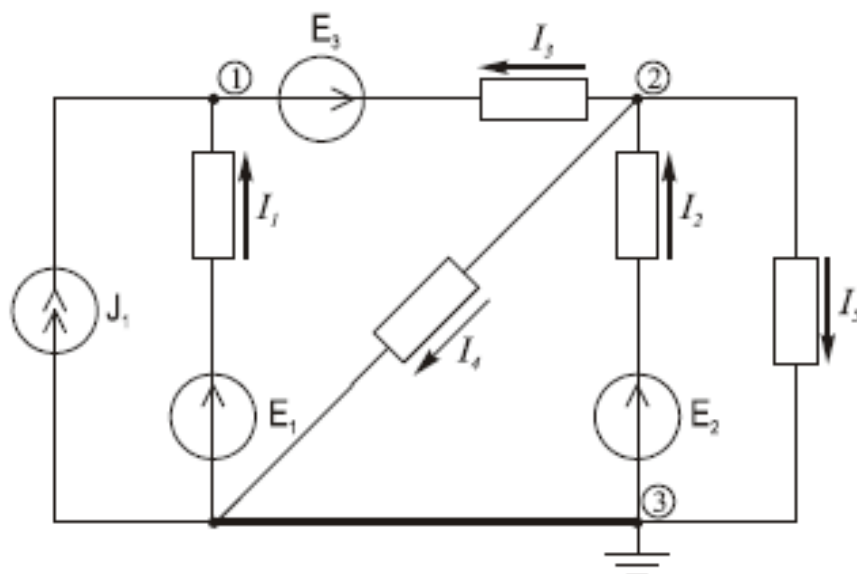


Рис. 5. Схема электрической цепи с обозначением узлов и токов.

Потенциал заземленного узла (узел №3) условно считаем равным нулю. Составим систему уравнений для нахождения потенциалов незаземленных узлов (узел №1 и узел №2) относительно заземленного узла (узел №3).

$$\begin{cases} \varphi_1 \left(\frac{1}{R_1} + \frac{1}{R_3} \right) - \varphi_2 \left(\frac{1}{R_3} \right) = J_1 + \frac{E_1}{R_1} - \frac{E_3}{R_3} \\ \varphi_2 \left(\frac{1}{R_2} + \frac{1}{R_3} + \frac{1}{R_4} + \frac{1}{R_5} \right) - \varphi_1 \left(\frac{1}{R_3} \right) = \frac{E_2}{R_2} + \frac{E_3}{R_3} \end{cases}$$

Подставив в уравнения известные нам значения сопротивлений, а также номиналы источников тока и Э.Д.С. решим эти уравнения и найдем неизвестные потенциалы узлов φ_1 и φ_2 .

Теперь, воспользовавшись законом Ома, мы можем найти токи, текущие в каждой ветви искомой цепи. Для этого представим напряжение, приложенное к ветви, как разность потенциалов, между узлами, которые соединены этой ветвью. Если в ветви присутствует источник Э.Д.С., то его значение нужно алгебраически сложить с разностью потенциалов:

$$I_1 = \frac{\varphi_3 - \varphi_1 + E_1}{R_1};$$

$$I_2 = \frac{\varphi_3 - \varphi_2 + E_2}{R_2};$$

$$I_3 = \frac{\varphi_2 - \varphi_1 - E_3}{R_3};$$

$$I_4 = \frac{\varphi_2 - \varphi_3}{R_4};$$

$$I_5 = \frac{\varphi_2 - \varphi_3}{R_5};$$

Проверка баланса мощностей:

Рассчитав токи в ветвях цепи, каким либо из методов, зачастую требуется провести проверку правильности решения. Один из основных методов проверки - проверка баланса мощностей. Суть его заключается в том, что мощность, поглощаемая потребителями электрической энергии должна равняться мощности, выделяемой источниками питания:

$$\sum P_R = \sum P_E + \sum P_J \quad (6)$$

Рассматривая цепи постоянного тока, мощность поглощаемая потребителями может быть записана как:

$$\sum P_R = \sum_n I_n^2 R_n \quad (7)$$

где I_n – ток, протекающий через резистор,
 R_n – сопротивление резистора.

А мощность, выделяемая источниками питания:

$$\sum P_E = \sum_n E_n I_n \quad (8)$$

$$\sum P_J = \sum_n J_n U_n \quad (9)$$

где I_n – ток, протекающий через источник Э.Д.С.,
 E_n – напряжения на зажимах источника Э.Д.С.,
 J_n – ток, вырабатываемый источником тока.,
 U_n – напряжения на зажимах источника тока,

Тогда уравнения баланса мощностей для цепи постоянного тока принимает следующий вид:

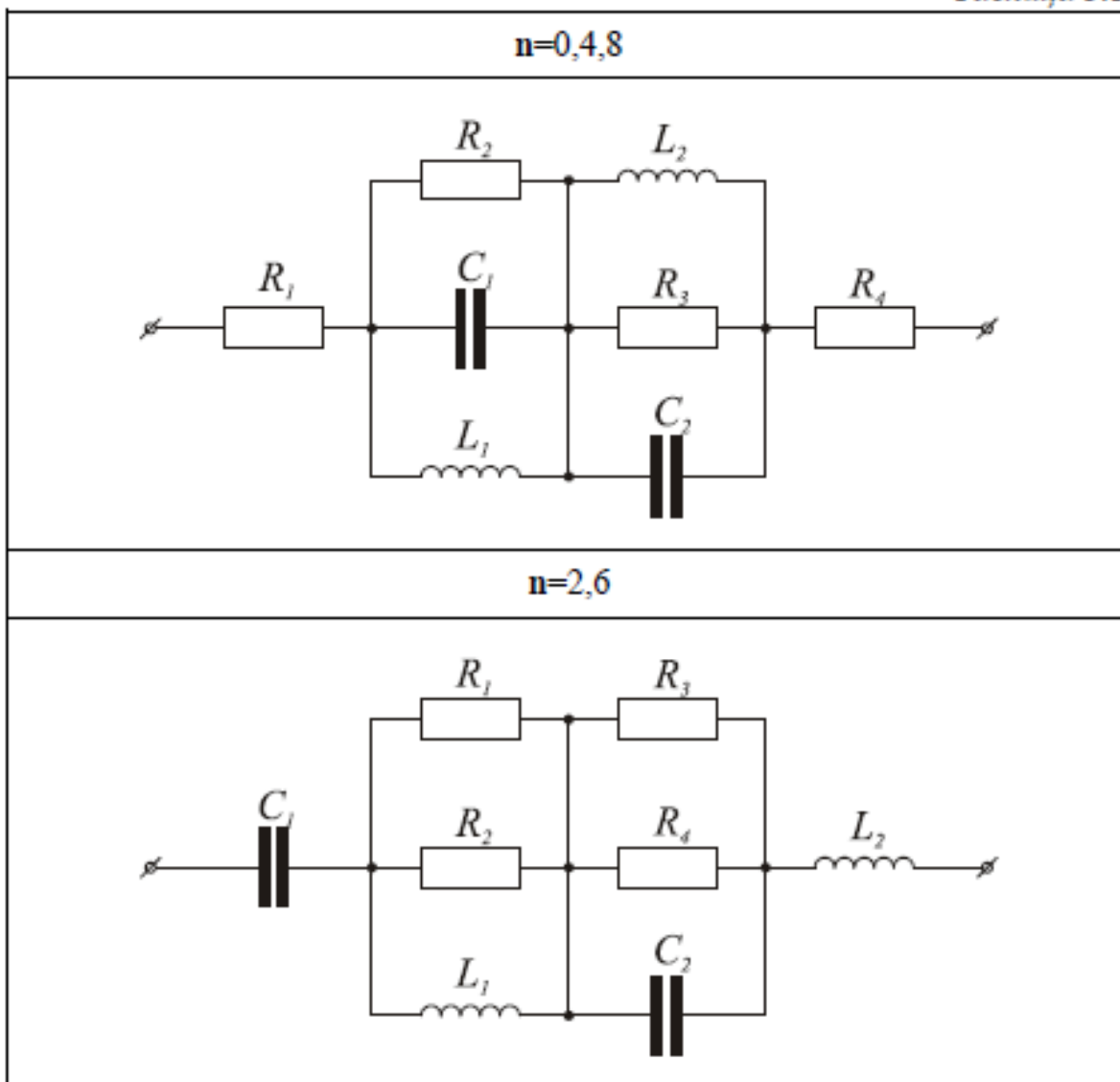
$$\sum_n I_n^2 R_n = \sum_n E_n I_n + \sum_n J_n U_n \quad (10)$$

ЭЛЕКТРИЧЕСКИЕ ЦЕПИ ПЕРЕМЕННОГО ТОКА

Задание 3

Рассчитать полное сопротивление цепи при гармоническом воздействии с частотой $f = 159,16$ Гц. Найти ток, протекающий через цепь, если на вход подано напряжение, изменяющееся по гармоническому закону с частотой $f = 159,16$ Гц, действующее значение напряжения 10 В. Построить векторную диаграмму тока и напряжения. Схему цепи и номиналы элементов выбрать в соответствии с вариантом.

Таблица 3.1



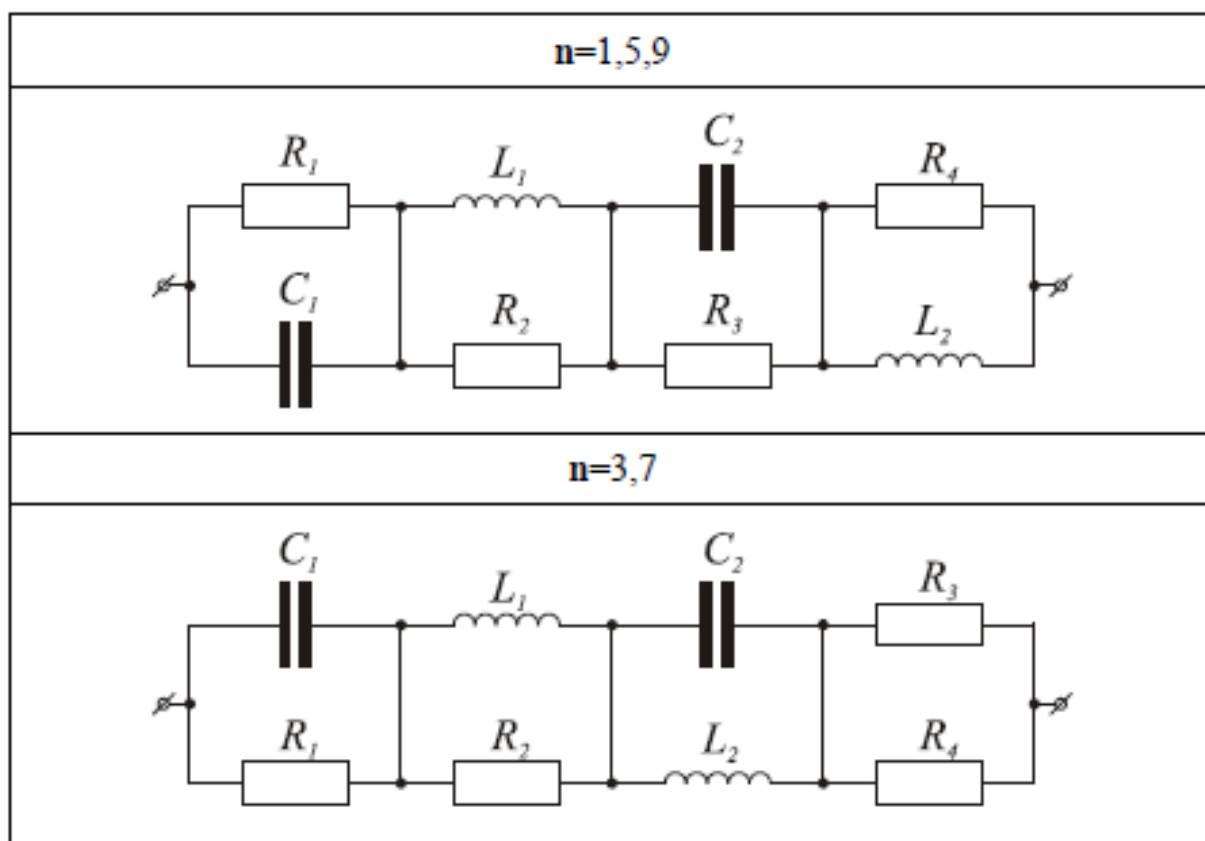


Таблица 3.2

m	1	2	3	4	5	6	7	8	9	0
R_1, OM	5	5	5	10	15	10	5	10	20	5
R_2, OM	10	15	10	20	5	10	15	15	5	10
R_3, OM	15	5	5	25	10	5	10	10	15	20
R_4, OM	5	20	10	15	5	10	20	20	10	15
$L_1, \text{мГн}$	5	5	5	10	15	10	5	10	20	5
$L_2, \text{мГн}$	10	5	10	5	10	20	20	5	10	15
$C_1, \text{мкФ}$	5	5	5	10	15	10	5	10	20	5
$C_2, \text{мкФ}$	10	5	10	5	10	20	20	5	10	15

Задание 4

Найти полную, активную и реактивную мощности, потребляемые нагрузкой, рассчитанной в задании 3, если на вход подано напряжение, изменяющееся по гармоническому закону с частотой $f=159,16$ Гц, действующее значение напряжения 10 В.

МЕТОДИЧЕСКИЕ УКАЗАНИЯ К ВЫПОЛНЕНИЮ ЗАДАНИЙ 3 И 4

Реактивное сопротивление — электрическое сопротивление, обусловленное передачей энергии переменным током электрическому или магнитному полю (и обратно).

Реактивное сопротивление определяет мнимую часть импеданса:

$$\dot{Z} = R + iX \quad (11)$$

где R — величина активного сопротивления, X — величина реактивного сопротивления, i — мнимая единица.

В зависимости от величины X какого-либо элемента электрической цепи, говорят о трёх случаях:

$X > 0$ — элемент проявляет свойства индуктивности.

$X = 0$ — элемент имеет чисто активное сопротивление.

$X < 0$ — элемент проявляет ёмкостные свойства.

Индуктивное сопротивление (X_L) Величина индуктивного сопротивления зависит от индуктивности элемента и частоты протекающего тока:

$$X_L = \omega L = 2\pi fL \quad (12)$$

$$\dot{Z}_L = i\omega L = i2\pi fL \quad (13)$$

Ёмкостное сопротивление (X_C). Величина ёмкостного сопротивления зависит от ёмкости элемента C и также частоты протекающего тока:

$$X_C = \frac{1}{\omega C} = \frac{1}{2\pi fC} \quad (14)$$

$$\dot{Z}_C = -i\frac{1}{\omega C} = -i\frac{1}{2\pi fC} \quad (15)$$

При последовательном соединении элементов их сопротивления складываются

$$\dot{Z}_{\text{общ}} = \dot{Z}_1 + \dot{Z}_2 + \dots + \dot{Z}_n \quad (16)$$

При параллельном соединении элементов складываются величины, обратно пропорциональные сопротивлению (то есть общая проводимость складывается из проводимостей каждого элемента)

$$\frac{1}{\dot{Z}_{\text{общ}}} = \frac{1}{\dot{Z}_1} + \frac{1}{\dot{Z}_2} + \dots + \frac{1}{\dot{Z}_n} \quad (17)$$

Если цепь можно разбить на вложенные подблоки, последовательно или параллельно включённые между собой, то сначала считают сопротивление каждого подблока, потом заменяют каждый подблок его эквивалентным сопротивлением, таким образом находя общее(искомое) сопротивление.

ЧАСТЬ 2

Начертить принципиальную схему логического элемента на МДП-транзисторах, выбранную по рис. 1 (см. прилож.) в соответствии с последней цифрой номера студенческого билета.

Студенты, у которых последняя цифра студенческого билета нечетная, выбирают схему рис. 1а.

Студенты, у которых последняя цифра студенческого билета четная и ноль, выбирают схему рис. 1б.

Для заданной величины порогового напряжения транзисторов и величины входного напряжения определить напряжение на выходе схемы в отсутствие входного сигнала (логический 0 на входе) и при подаче сигнала на вход (логическая 1 на входе).

Значения величин порогового напряжения транзисторов и входного напряжения выбираются из таблицы 1 в соответствии с последней цифрой номера студенческого билета.

Таблица 1

Послед. цифра № студ. билета	Пороговое напряжение МДП-транзистора с p-каналом, В	Пороговое напряжение МДП-транзистора с r-каналом, В	Логический уровень входного сигнала, В	Напряжение питания E_c , В
0	0,5	2,5	1,0	3
1	1,0	2,0	1,5	3
2	1,5	1,5	2,0	3
3	2,0	1,0	2,5	3
4	0,5	4,5	1,0	5
5	1,0	4,0	1,5	5
6	1,5	3,5	2,0	5
7	2,0	3,0	2,5	5
8	2,5	2,5	3,0	5
9	3,0	2,0	3,5	5

Задача 2

Перечертить схему логического элемента ТТЛ (рис.2). Из таблицы 2 в соответствии с последней цифрой номера студенческого билета выбрать значения входных сигналов.

Определить логическое состояние на выходе схемы. Дать пояснение состояниям транзисторов (*открыт, закрыт*) в соответствии с сигналами на входе.

Таблица 2.

Последняя цифра № студ. билета	Значения входных сигналов				Последняя цифра № студ. билета	Значения входных сигналов			
	X1	X2	X3	X4		X1	X2	X3	X4
0	0	0	0	0	5	0	1	0	1
	1	1	1	1		1	1	1	1
1	0	0	0	1	6	0	1	1	0
	1	1	1	1		1	1	1	1
2	0	0	1	0	7	0	1	1	1
	1	1	1	1		1	1	1	1
3	0	0	1	1	8	1	0	0	0
	1	1	1	1		1	1	1	1
4	0	1	0	0	9	1	0	0	1
	1	1	1	1		1	1	1	1

Задача 3

Перечертить схему включения идеального операционного усилителя (ОУ), выбранную по рис.3 в соответствии с последней цифрой номера студенческого билета.

Для заданной схемы изобразить временные диаграммы входных напряжений и выходного напряжения. При воздействии нескольких входных сигналов показать выходной сигнал от каждого входного с учетом соотношения фаз. Масштаб напряжения выбрать условный без учета коэффициента усиления усилителя.

Значения амплитуд входных сигналов и характер их фаз выбрать из таблицы 3 в соответствии с последней цифрой номера студенческого билета.

Таблица 3.

Послед. цифра № студ. билета	Амплитуды входных сигналов			Фазы входных сигналов		
	U1	U2	U3	U1	U2	U3
0	10	5	10	+	-	-
1	5	10	10	+	-	+
2	15	10	5	+	-	+
3	5	10	10	+	+	-
4	5	10	15	-	+	-
5	10	5	10	+	-	-
6	10	15	5	-	+	+
7	5	15	10	-	+	-
8	15	5	10	+	-	-
9	10	10	15	+	-	+

Примеры решения задач

Задача 1.

Рассмотрим решение задачи для каждой из схем рис. 1.

Пусть задана схема рис. 1б. Это логическая схема на комплементарных МДП-транзисторах с индуцированным каналом, т.е. транзисторах, у которых различный тип проводимости канала.

В МДП-транзисторах с индуцированным каналом в исходном состоянии канала нет и ток через транзистор протекать не может. Для создания канала в МДП-транзисторе с каналом n -типа необходимо на затвор подать положительное напряжение относительно истока, большее порогового напряжения: $U_{з1} > U_{п1}$.

Для создания канала в МДП-транзисторе с каналом p -типа необходимо на затвор подать отрицательное напряжение относительно истока, большее (по модулю) порогового напряжения:

$$U_{з1} > U_{п1}$$

Пусть модуль порогового напряжения для транзисторов с n -каналом и p -каналом составляет $U_{п1} = 2В$, а амплитуда входного сигнала; $U_{вх} = 3В$, $E_c = 4В$. В отсутствие управляющего сигнала канала протекания тока в транзисторе VT1 нет, между истоком и стоком - большое сопротивление. На истоке транзистора VT2 потенциал равен напряжению источника питания и составляет $U_1 = +4В$. Потенциал на затворе транзистора VT2 в отсутствие управляющего сигнала равен 0. В этом случае напряжение затвора относительно истока равно:

$$U_{з1} = U_3 - U_1 = 0 - 4 = -4В.$$

Это означает, что затвор «отрицательнее» истока на 4В. Это напряжение на затворе больше порогового напряжения $U_{п1} = -2В$, и в транзисторе образуется канал р-типа. Через транзистор VT2 может протекать ток. Транзистор VT1 представляет собой большое сопротивление, поэтому через цепь транзисторов VT1 и VT2 протекает очень маленький ток. Потенциал на выходе схемы относительно земли при этом равен:

$$U_{\text{вых}} = E_c - I R_{\text{канала}}$$

Падение напряжения на сопротивлении канала транзистора VT2 мало, т.к. мало значение тока, протекающего через канал. Выходное напряжение при этом близко к величине напряжения питания.

При подаче входного сигнала (логической «1») напряжение затвора относительно истока ($U_{зп1}$) транзистора VT1 равно $U_{зп1} = 3В$, что больше порогового. Следовательно, в транзисторе VT1 образуется канал протекания тока; между истоком и стоком транзистора VT2 сопротивление мало.

Одновременно на затворе транзистора VT2 устанавливается входной потенциал $U_3 = 3В$. Потенциал истока при этом равен потенциалу источника питания 4В. Потенциал затвора относительно истока равен

$$U_{зп1} = U_3 - U_{п1} = 3 - 4 = -1В.$$

Затвор «отрицательней» истока на 1В, что меньше порогового напряжения, следовательно, канал протекания тока в транзисторе VT2 не образуется и сопротивление между истоком и стоком транзистора велико.

Через транзисторы протекает незначительный ток, т.к. сопротивление «сток-исток» транзистора VT2 велико. Выходное напряжение относительно земли равно:

$$U_{\text{вых}} = I R_{\text{канала}}$$

Сопротивление $R_{\text{канала}}$ транзистора VT1 при этом мало и выходное напряжение близко к нулевому.

Пусть задана схема **рис. 1а**. Эта схема состоит из МДП-транзисторов с каналом n-типа.

Пусть пороговое напряжение транзисторов составляет $U_{п1} = 2В$, амплитуда входного сигнала $U_{вх} = 3В$, а напряжение питания $E_c = 4В$.

В отсутствие управляющего сигнала в транзисторе VT1 канала протекания тока нет. Сопротивление «исток-сток» велико. В транзисторе VT2 на затворе потенциал равен потенциалу $E_c = 4В$. Поскольку на исток транзистора VT2 не подается напряжение, можно считать, что его потенциал близок к нулевому. Разность потенциалов $U_{зп1}$ в транзисторе равна:

$$U_{зп1} = U_2 - U_{п1} = 4В - 0В = 4В.$$

Напряжение $U_{зп1}$ больше $U_{п1}$, значит в транзисторе VT2 создается канал протекания тока. Ток через транзистор мал, т.к. сопротивление «исток-сток» транзистора VT1 очень велико.

Потенциал на выходе относительно земли равен:

$$U_{\text{вых}} = E_c - U_{зп1VT2}.$$

Примем, что напряжение $U_{зи}$ транзистора VT2 ($U_{зиVT2}$) близко к пороговому, т.к. ток очень мал. Тогда

$$U_{вых} = 4В - 2В = 2В.$$

Выходное напряжение соответствует логической единице.

При подаче сигнала (логической «1») напряжение на затворе транзистора VT1 относительно истока $U_{зи}$ больше порогового $U_з$, в транзисторе образуется канал протекания тока. Теперь ток протекает через транзисторы VT1 и VT2, т.к. в обоих транзисторах сформированы каналы протекания тока. Выходное напряжение относительно земли равно;

$$U_{вых} = I R_{канал}$$

где $R_{канал}$ - сопротивление канала транзистора VT1.

Поскольку сопротивление канала мало, падение напряжения на сопротивлении канала мало и близко к нулевому - $U_{вых} = 0В$.

Выходное напряжение при этом соответствует логической «0».

Задача 2.

Пусть задана следующая комбинация входных логических сигналов $X1 = 1, X2 = 0, X3 = 1, X4 = 1$.

Определим состояние транзисторов и логический уровень напряжения на выходе.

Считаем, что уровень логической единицы близок к напряжению питания. Уровень логического нуля близок к нулевому потенциалу и не превышает 0,1В.

Многозмиттерный транзистор (МЭТ) имеет четыре идентичных перехода «база-эмиттер». Примем, что для открывания перехода «база-эмиттер» необходимо напряжение $U_{бэ} = 0,7В$.

Рассмотрим состояние переходов МЭТ. На первый эмиттер подается логическая единица, т.е. высокий потенциал, близкий к напряжению питания. На базу через сопротивление $R_б$ подается потенциал источника питания. Таким образом, напряжение $U_{бэ} = U_б - U_э = 0$. Первый переход «база-эмиттер» транзистора оказывается закрытым.

На второй эмиттер подается логический нуль (т.е. потенциал, близкий к нулевому), пусть 0,1В. На базе транзистора формируется положительный потенциал, достаточный для открывания перехода «эмиттер-база».

На базе устанавливается потенциал относительно земли, равный

$$U_б = X2 + U_{бэ} = 0,1В + 0,7В = 0,8В.$$

На третий и четвертый переходы «база-эмиттер» подается логическая единица. Их состояние аналогично первому переходу «база-эмиттер» - эти переходы закрыты, через них ток не протекает.

Таким образом, на базе МЭТ устанавливается потенциал $U_б = 0,8В$. При таком потенциале на базе МЭТ переход «база-эмиттер» транзистора VT1 должен быть закрыт, ток через него не протекает, т.е. в цепи «коллектор МЭТ - база VT1» ток протекать не может. Для доказательства этого состояния

предположим противоположное. Предположим, что переход «база-эмиттер» транзистора VT1 открыт. В этом случае на базе VT1 устанавливается потенциал 0,7В. Переход «коллектор-база» МЭТ оказывается под напряжением:

$$U_{кб} = U_{к} - U_{б} = 0,7В - 0,8В = -0,1В.$$

Переход «коллектор-база» МЭТ находится под обратным напряжением 0,1В. Это означает, что МЭТ оказался в активном режиме (напряжение на переходе «эмиттер-база» прямое, а на переходе «коллектор-база» - обратное). В этом режиме ток эмиттера - это сумма токов коллектора и базы; $I_{э} = I_{к} + I_{б}$.

Это условие не может быть выполнено, т.к. ток коллектора МЭТ и ток базы транзистора VT1 имеют противоположные направления. Следовательно, такой режим работы невозможен. При потенциале на базе МЭТ, равном $U_{б} = 0,8В$, транзистор VT1 должен быть закрыт. Транзистор VT1 находится в режиме отсечки (переход «эмиттер-база» и переход «коллектор-база» находятся под обратным напряжением). Ток в коллекторной цепи МЭТ почти не протекает. Ток в коллекторной цепи МЭТ может быть равен нулю только в режиме насыщения (переход «эмиттер-база» и переход «коллектор-база» находятся под прямым напряжением). В этом режиме поток носителей через коллекторный переход из базы в коллектор может быть уравновешен равным потоком носителей из коллектора в базу. Суммарный коллекторный ток равен нулю.

Таким образом, МЭТ оказывается в режиме насыщения. Напряжение «эмиттер-коллектор» $U_{эк}$ в режиме насыщения близко к нулевому и не превышает 0,1В. Поэтому на базе транзистора VT1 потенциал близок к 0,2В и не достаточен для открывания перехода «эмиттер-база». Это означает, что, действительно, транзистор VT1 находится в режиме отсечки. Ток через транзистор VT1 не протекает, нет падения напряжения на сопротивлении $R_{к}$ и потенциал источника питания через сопротивление $R_{к}$ поступает на выход. Выходное напряжение близко к напряжению источника питания $E_{к}$, т.е. соответствует логической единице.

Только при подаче логических единиц на все входы все переходы «база-эмиттер» оказываются под обратным напряжением. В этом случае положительный потенциал на базе МЭТ может открыть переход «коллектор-база» МЭТ. МЭТ оказывается в инверсном режиме (переходы «эмиттер-база» под обратным напряжением, переход «коллектор-база» - под прямым). В цепи базы VT1 протекает ток, транзистор VT1 открывается. В этом случае потенциал на базе МЭТ относительно земли представляет сумму напряжений на переходе «коллектор-база» МЭТ:

$$U_{б} = U_{бэ} \text{ VT1} + U_{кб} \text{ МЭТ} = 0,7 + 0,7 = 1,4В.$$

Через транзистор VT1 протекает ток, падение напряжения на сопротивлении $R_{к}$ уменьшает выходной потенциал;

$$U_{\text{вых}} = E_{к} - I R_{к}$$

Выходной потенциал понижается и соответствует логическому нулю.

Задача 3.

Пусть задана схема включения ОУ, показанная на рис.4.

В данной схеме включения ОУ сигналы U_1 и U_2 подаются на инвертирующий вход. Это означает, что фаза выходного сигнала от воздействия каждого из сигналов U_1 или U_2 будет противоположной фазе сигналов U_1 и U_2 . Входной сигнал U_3 подается на неинвертирующий вход. Фаза выходного сигнала от воздействия сигнала U_3 будет совпадать с фазой входного сигнала. Примем, что коэффициент усиления по каждому из входов одинаковый:

$$K_1 = K_2 = K_3 = K$$

Пусть напряжения входных сигналов равны :

$$U_1 = 5 \text{ мВ}, U_2 = 10 \text{ мВ}, U_3 = 15 \text{ мВ}.$$

Пусть заданы фазы входных сигналов:

U_1 - положительная (+),

U_2 - отрицательная (-),

U_3 - отрицательная (-).

Это означает, что началу рассмотрения воздействия сигналов соответствовали:

- сигналу U_1 - положительная полуволна,

- а сигналам U_2 и U_3 - отрицательная полуволна (рис.5). В условном масштабе при равном коэффициенте усиления по каждому из входов сохраняется соотношение амплитуд выходных сигналов (рис.5). Результирующий выходной сигнал представляет сумму выходных сигналов от воздействия каждого входного с учетом фазовых соотношений.

Рис. 1. Схемы логических элементов к задаче 1.

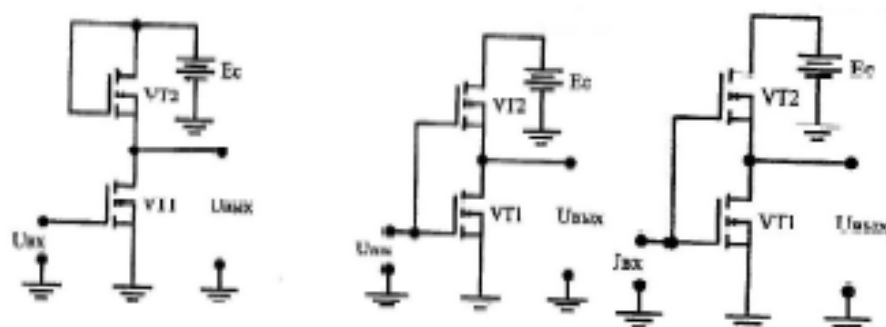


Рис. 2. Схема логического элемента ТТЛ к задаче 2

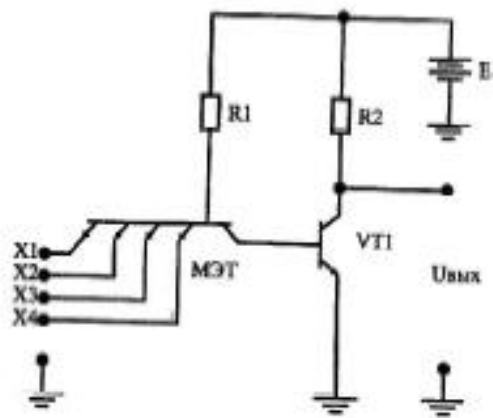


Рис. 3. Варианты схем к задаче 3

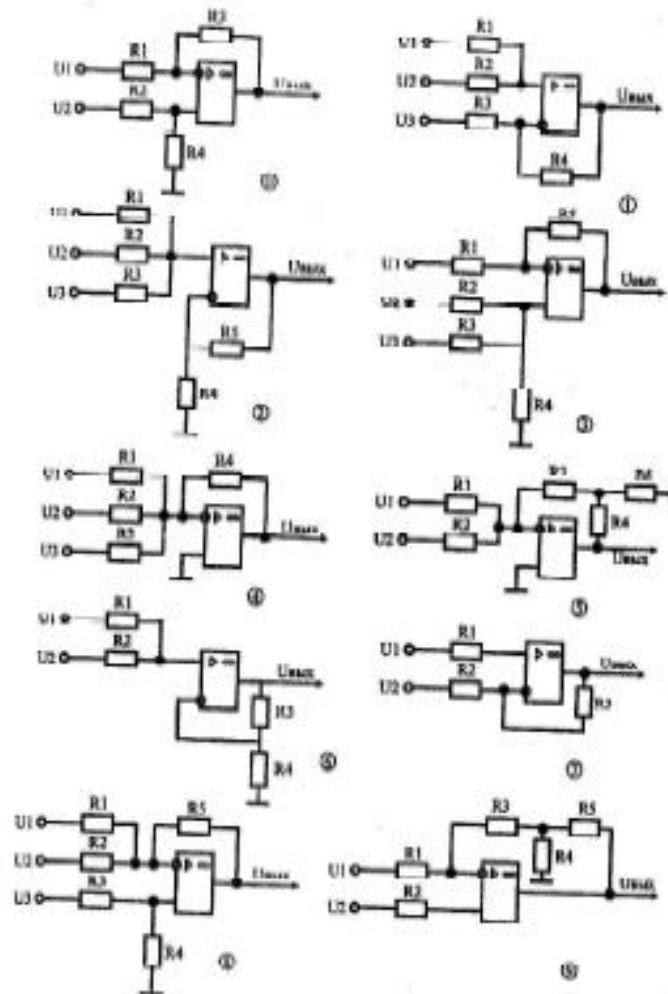


Рис. 4. Схема включения ОУ к примеру решения задачи 3

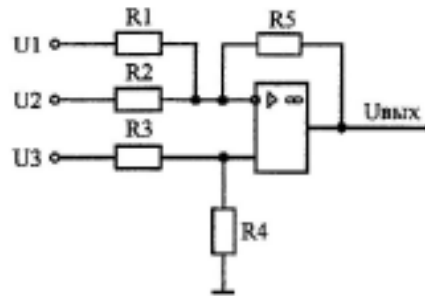
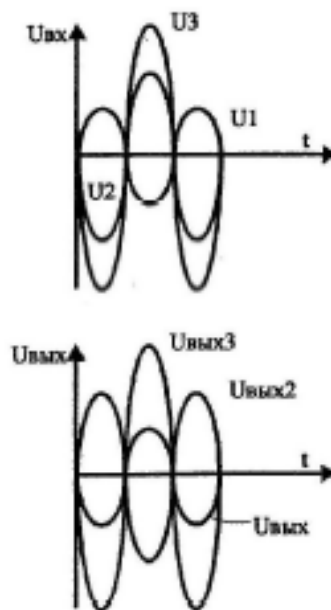


Рис. 5. Временные диаграммы входных и выходных сигналов к примеру решения задачи 3



ЧАСТЬ 3.

Таблица 1

Параметры	Варианты и исходные данные для расчета логического элемента КМДП			
	Предпоследняя цифра шифра			
	0, 4, 5	1, 6	2, 7	3, 8,9
Напряжение питания $U_{пц,В}$	3	5	3	5
Тип схемы	ИНВЕРТОР	ИЛИ-НЕ	И-НЕ	И-НЕ
Температура окружающей среды, °С	20	20	20	20
Коэффициент объединения по входу $K_{об}$	4	5	3	4

Таблица 2

Параметры	Последняя цифра шифра									
	0	1	2	3	4	5	6	7	8	9
Коэффициент разветвления $K_{раз}$	10	20	20	15	25	15	25	10	15	20
Ёмкость нагрузки, C_n , пФ	5	10	15	8	12	8	12	5	8	15
Частота повторения входных сигналов, $f_{п}$, МГц	20	10	15	10	15	20	5	20	10	5
Напряжение логического «0» $U^0, В$	0	0	0	0	0	0	0	0	0	0

U^1 , напряжение логической «1», В	4	5	4	5	4	4	5	4	5	5
Напряжение порога переключения транзистора n-типа $U_{пор,n}$, В	1,5	1,6	1,8	2	2,2	2,4	2,3	2,4	1,5	2
Напряжение порога переключения транзистора p-типа $U_{пор,p}$, В	-1,5	-1,5	-1,5	-1,5	-1,5	-1,5	-1,5	-1,5	-1,5	-1,5
Удельная крутизна транзисторов n-типа $K_n, mA/V^2$	0,3	0,35	0,3	0,3	0,3	0,35	0,2	0,3	0,3	0,35
Удельная крутизна транзисторов p-типа, $K_p, mA/V^2$	0,2	0,2	0,2	0,2	0,2	0,2	0,2	0,2	0,2	0,2

МЕТОДИКА РАСЧЕТА ЛОГИЧЕСКИХ ЭЛЕМЕНТОВ НА КМДП-ТРАНЗИСТОРНЫХ СТРУКТУРАХ

При рассмотрении методики расчета логических элементов используется принципиальная электрическая схема инвертора (рис.1) и переходной процесс, изображенный на рис.2. Исходные данные для расчета даны в табл. 1 и 2.

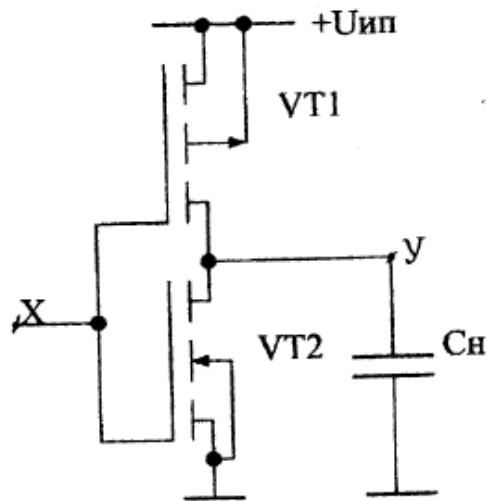


Рис. 1

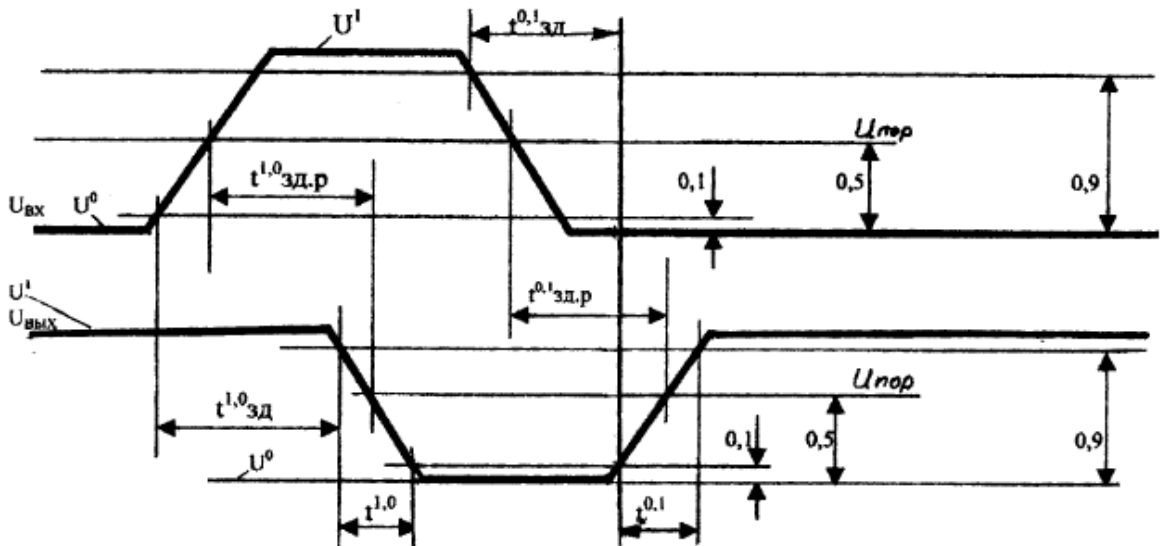


Рис. 2

РАСЧЕТ ИНВЕРТОРА

Расчет статических параметров

Оценку статических параметров необходимо проводить по следующим формулам:

1. Проверяем условие нормальной работы схемы

$$|U_{пор. p}| + U_{пор. n} < U_{инп}$$

(если условие не соблюдается, то следует выбрать другое ближайшее по номиналу $U_{инп}$).

2. Напряжение логического перепада

$$U_{л} = U^1 - U^0$$

3. Напряжение порога переключения

$$V_{п} = -[\sqrt{K_n} U_{пор. n} + \sqrt{K_p} (U_{инп} + U_{пор. p.})] / (\sqrt{K_n} + \sqrt{K_p})$$

4. Запас помехоустойчивости по уровню «0»

$$U_{п}^0 = V_{п}$$

5. Запас помехоустойчивости по уровню «1»

$$U_{п}^1 = U_{инп} - V_{п}$$

6. Ширина зоны неопределенности

$$V_{п} \approx 0,1 \text{ В}$$

7. Токи, потребляемые логическим элементом в состоянии «0» и «1», в статическом режиме, соответственно равны

$$I_{п}^0 = I_{п}^1 = 0$$

8. Мощность потребляемая логическим элементом в статическом режиме

$$P_{ст.} = U_{ст.} * I_{ст.} = P_{ст.} = 0 \text{ Вт,}$$

9. Принимаем входное сопротивление элемента для состояния «0» и «1» на входе

$$R_{вх} = 10^8 \dots 10^{10} \text{ Ом}$$

10. Принимаем выходное сопротивление элемента для состояния «0» и «1» на выходе

$$R_{вых} = 10^5 \dots 10^6 \text{ Ом}$$

Расчет динамических параметров

11. Определение общей паразитной ёмкости на выходе схемы для следующих значений составляющих емкостей:

$C_{з-к\ n}$ и $C_{з-к\ p} = 0,5$ пФ - ёмкости затвор-канал транзисторов VT2, VT1 с каналами n и p типов, соответственно;

$C_{з-с\ n}$ и $C_{з-с\ p} = 0,5$ пФ - ёмкости затвор-сток транзисторов VT2, VT1 с каналами n и p типов, соответственно;

$C_m = 1,5$ пФ - паразитная емкость межэлементных соединений;

$C_{з-и\ n}$ и $C_{з-и\ p} = 0,5$ пФ - ёмкости затвор-исток транзисторов VT2, VT1 с каналами n и p-типов, соответственно;

C_n - емкость нагрузки.

$$C_p = C_{з-к\ n} + C_{з-с\ n} + C_{з-и\ p} + C_m + C_n$$

13. Определяем время перехода из состояния «1» в состояние «0», т.е. время выключения

$$t^{1,0} = 0,8 C_p U_{ип} / K_n \Delta U_{пор}^2, \text{ где}$$

$$\Delta U_{пор} = U_{ип} - U_{пор\ n} - |U_{пор\ p}|$$

14. Определяем время задержки распространения при включении

$$t^{1,0\ \text{зд.р}} = \ln(U_{ип} - V_n) / (U_{ип} - U_{пор\ n}), \text{ где}$$

$$t_n = 2C_p / K_n (U_{ип} - U_{пор\ n})$$

15. Определяем время перехода из состояния «0» в состояние «1», т.е. время включения

$$t^{0,1} = 0,8 C_p U_{ип} / K_p \Delta U_{пор}^2$$

16. Определяем время задержки распространения при выключении

$$t^{0,1}_{зд.р} = t_p V_{п} / (U_{инп} - U_{пор п}), \text{ где}$$

$$t_p = 2 C_{п} / [K_{р} (U_{инп} - |U_{пор п}|)]$$

17. Определяем среднее время задержки распространения

$$t_{зд.р.ср} = (t^{1,0}_{зд.р} + t^{0,1}_{зд.р})/2$$

18. Определяем мощность потребления элемента в динамическом режиме при заданной $f_{п}$

$$P_{дин} = f_{п} C_{п} U_{инп}^2, \text{ где } f_{п} = 1/T_{пер} - \text{рабочая частота переключения.}$$

РАСЧЕТ ЭЛЕМЕНТА ИЛИ-НЕ (рис.3)

Расчет статических параметров

Оценка статических параметров элемента ИЛИ-НЕ проводится в следующем порядке:

1. Для элемента ИЛИ-НЕ первый пункт расчета соответствует первому пункту расчета инвертора.

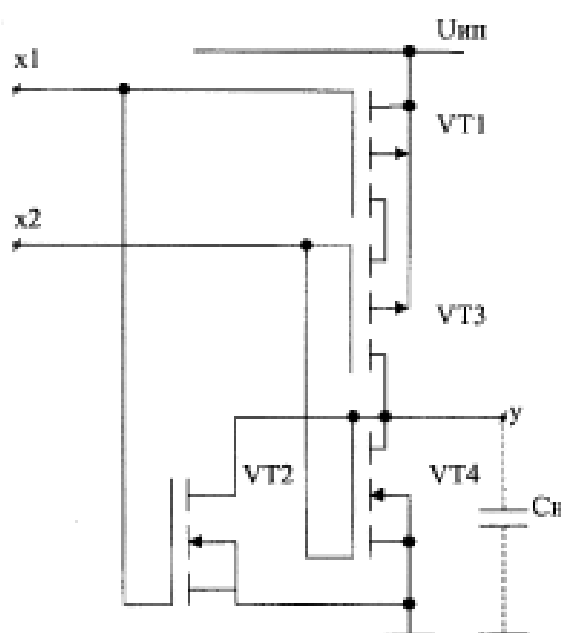


Рис. 3

2. При определении статических и динамических параметров и характеристик логических элементов ИЛИ-НЕ и И-НЕ на КМДП-транзисторах заменяют группы транзисторов в проводящем состоянии одним эквивалентным транзистором с удельной крутизной $K_{эв}$, определяемой соотношениями:

-для последовательно включенных транзисторов

$$K_{эв} = K/m$$

-для параллельных транзисторов

$$K_{эв} = Km, \text{ где}$$

m, K - соответственно количество проводящих транзисторов и их удельная крутизна; $K_{эв}$ - эквивалентная крутизна транзисторов с каналами n и p -типов.

Транзисторы $VT1$ и $VT2$ - транзисторы с каналами n -типа; транзисторы $VT3$ и $VT4$ с каналами p -типа.

3. Напряжение порога переключения определяют по пункту 2 (расчет инвертора), заменяя $K_n = K_{эв.n}$ и $K_p = K_{эв.p}$.

4. Все остальные пункты расчета инвертора (3...9) сохраняются и для расчета логического элемента ИЛИ-НЕ.

Расчет динамических параметров

5. Определение общей паразитной емкости C_p на выходе элемента ИЛИ-НЕ необходимо проводить согласно пункту 11 расчета инвертора, принимая во внимание, что значение паразитной емкости затвор-канал и затвор-сток вычисляется по формулам

$$C_{з-кп} = K_{об} \cdot C_{з-кп}; \quad C_{з-сп} = 2 K_{об} \cdot C_{з-сп}; \quad C_{з-ип} = K_{об} \cdot C_{з-ип},$$

При расчете динамических параметров логических элементов 2ИЛИ-НЕ и 2И-НЕ принять значение паразитной емкости $C_p = 15$ пФ.

6. Определение времени включения и выключения логического элемента производится с учетом ранее вычисленных значений удельной эквивалентной крутизны транзисторов и общей их паразитной ёмкости согласно пунктам 13-16 расчета инвертора.

7. Средняя задержка распространения определяется согласно пункту 17 расчета инвертора.

8. Динамическая мощность элемента ИЛИ-НЕ $P_{дин}$ определяется согласно пункта 18 расчета инвертора.

РАСЧЕТ ЭЛЕМЕНТА И-НЕ (рис.4)

Расчет статических параметров

Оценка статических параметров логического элемента И-НЕ производится следующим образом:

1. Напряжение логического перепада определяется согласно пункту 1 расчета инвертора.
2. Удельная эквивалентная крутизна транзисторов определяется по пункту 2 расчета логического элемента ИЛИ-НЕ.
3. Напряжение порога переключения определяется по формуле пункта 2 расчета инвертора с учётом того, что $K_{п} = K_{экв.п}$ и $K_{р} = K_{экв.р}$.
4. Расчёт остальных статических параметров элемента И-НЕ аналогичен расчету инвертора по пунктам 3...9.

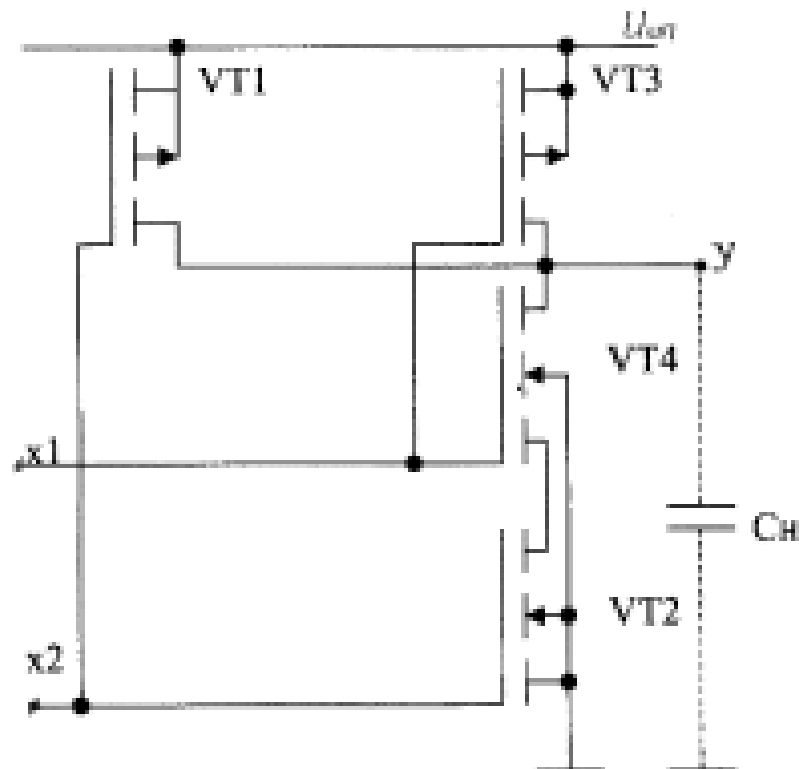


Рис.4

Расчет динамических параметров

5. Значение паразитной ёмкости C_p на выходе элемента 2И-НЕ принять равной 15 пФ согласно пункта 5 расчета динамических параметров элемента 2ИЛИ-НЕ.

5. Определение остальных динамических параметров элемента И-НЕ осуществляется согласно пунктов 13...18 расчета динамических параметров инвертора, с учетом вычисленных значений удельной эквивалентной крутизны транзисторов .

ЛИТЕРАТУРА

1. **Афанасьева Н.А., Булат Л.П.** Электротехника и электроника: Учеб. пособие. СПб.: СПбГУНиПТ, 2009. 181 с.
2. **Миленина, С. А.** Электротехника, электроника и схемотехника : учебник и практикум для академического бакалавриата / С. А. Миленина ; под ред. Н. К. Миленина. — М. : Издательство Юрайт, 2014. — 510 с. — Серия : Бакалавр. Академический курс.
3. **Титце У., Шенк К.** Полупроводниковая схемотехника 12-е изд. Том I: Пер. с нем. - М.: ДМК Пресс, 2008. - 832 с.: ил.
4. **Титце У., Шенк К.** Полупроводниковая схемотехника. 12-е изд. Том II: Пер. с нем. - М.: ДМК Пресс, 2007. - 942 с.: ил.